

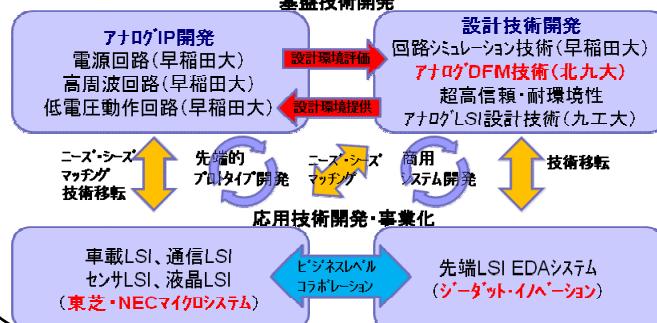
ミクストシグナルLSI IPとその先端的設計技術の研究開発 アナログDFM技術

実施体制

代表研究者：中武繁寿（北九州市立大学）
 参加研究者：李静、楊波、董青（北九州市立大学）
 参加企業：東芝セミコンダクタ社
 NECマイクロシステム
 ジーダット・イノベーション

テーマ21における「アナログDFM技術開発」の位置づけ

基盤技術開発



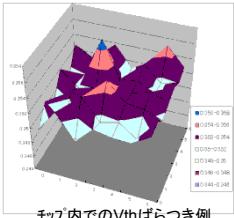
研究の目的

サブ100nm以降の超微細化半導体プロセスでは、
 設計段階でのシミュレーション結果と実機性能が不一致

チップ内にばらつきに起因する

- ・歩留まり低下、
- ・回路改良、
- ・プロセス改善による開発遅延

→
 プロセス開発費、
 マスク製作費の増大

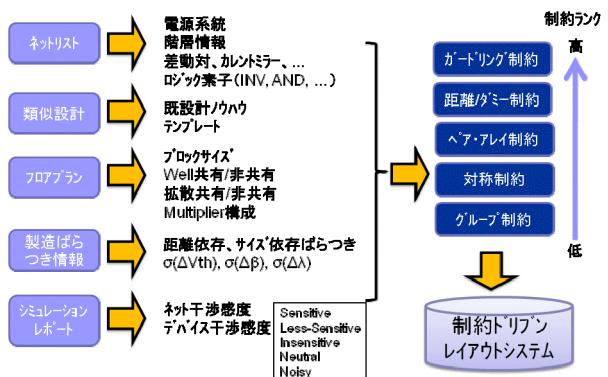
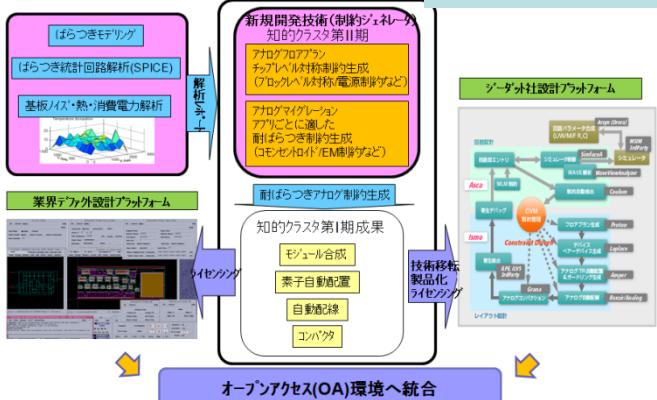


アナログDFM(Design For Manufacturing)技術が重要

アナログ設計で利用できるばらつき情報のモデル化
 耐ばらつき制約の自動抽出・生成

“制約フリー”なアナログ自動レイアウト設計ツール開発

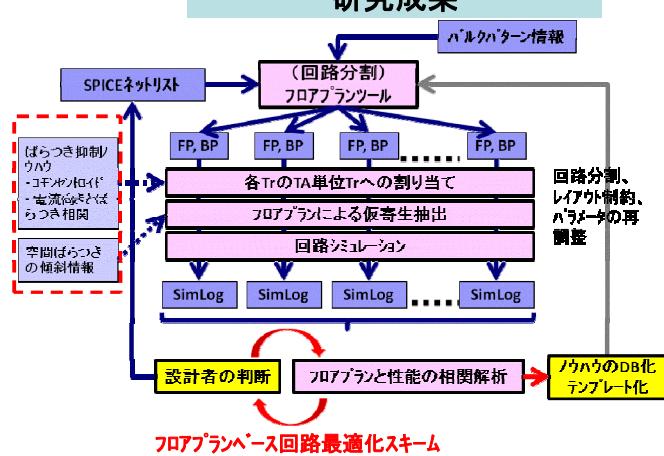
研究の概要



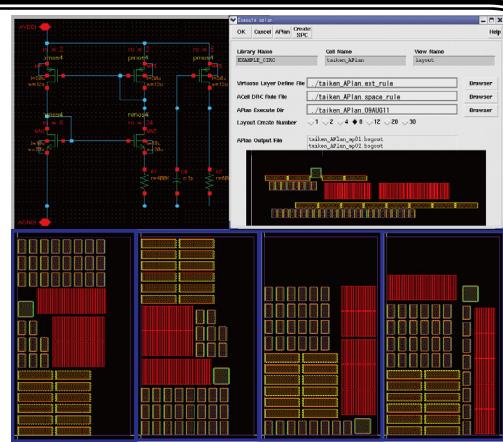
本PJT開発アナログレイアウト設計環境プラットフォーム

耐ばらつき制約の自動抽出・生成

研究成果



フロアプランベース回路最適化スキーム



本PJT開発フロアプラン(Aplan)

* 本研究の一部は、文部科学省・知的クラスター創成事業(第II期)の支援を受けて実施しました。